



UNIVERSIDAD DE GUADALAJARA

Centro Universitario de Ciencias Exactas e Ingenierías
División de Electrónica y Computación
INGENIERÍA EN COMUNICACIONES Y ELECTRÓNICA

1. INFORMACIÓN DEL CURSO

Nombre: Verificación de circuitos digitales	Número de créditos: 8	Prerrequisitos: Ninguno
Departamento: Electrónica	Tipo: Curso	Nivel: Básica
Horas teoría: 51	Horas práctica: 17	Total de horas por cada semestre: 68

2. DESCRIPCIÓN

Objetivo general

El alumno realizará interfaces, pruebas y verificaciones de sistemas digitales de baja, media, alta y muy alta escala de integración. Además, elaborará procedimientos de pruebas y diagnósticos de sistemas electrónicos digitales.

Contenido temático sintético

Introducción a los lenguajes de descripción de hardware con Verilog
Diseño de capas de pruebas
Interfaces basadas en buses.
Sistemas On Chip
Protocolos de comunicación de sistemas digitales
Sistema JTAG para verificación digital
Prueba y test en simulación.
Prueba y mediciones en tiempo real, (Analizador Lógico)
Ecuilibración de canales de comunicación digital.
Capturas nulas, pipelines, arboles de reloj etc.

Modalidades de enseñanza aprendizaje

Cátedra.

Modalidad de evaluación

Resolución de exámenes.
Tareas.
Proyectos.

Competencia a desarrollar

Habilidad para desarrollo de pruebas y verificación de sistemas digitales, así como detección de problemas típicos de estos.

Campo de aplicación profesional

Electrónica digital.

3. BIBLIOGRAFÍA

Título	Autor	Editorial	Año de la edición más reciente
Digital desing with RTL desing, VHDL and Verilog second edition	Frank Vahid	Wiley	2011
Fundamentos de sistemas digitales	Tomas L. Floy,	Pearson/Prentice Hall	2010
Testability concepts for digital ICs: The macro test approach (Frontiers in Electronic Testing)	R.G. Bennetts, A.P. Thijssen	Kluwer Academic Publishers, ISBN-13: 978-0792396581	1995
Random testing of digital circuits, theory and applications	Rene David	Marcel Dekker Inc. ISBN 0-8247-0182-8.	1998
Digital testing and testability	Parag K. Lala	AP Academic Press	1997