



UNIVERSIDAD DE GUADALAJARA

Centro Universitario de Ciencias Exactas e Ingenierías
División de Electrónica y Computación
Departamento de Electronica

PROGRAMA DE MATERIA

1. DATOS DEL CURSO

Nombre: Circuitos Digitales	Número de créditos: 8	Tipo: Curso
Horas teoría/práctica: 51/17	Total de horas: 68	Módulo: Electrónica Analógica

2. DESCRIPCIÓN

Objetivo General

El alumno conocerá y utilizará los principios de diseño de circuitos digitales VLSI en tecnología CMOS, empleando herramientas analíticas y con el simulador eléctrico SPICE.

Contenido (TEMA Y SUBTEMA)

Unidad 1: Repaso de temas básicos de circuitos eléctricos

- 1.1. Resistencias y circuitos con resistencia
- 1.2. Capacitores y circuitos con capacitores
- 1.3. Rigidez dieléctrica de un aislante
- 1.4. Fuentes de voltaje y fuente de corriente
- 1.5. Carga y descarga del capacitor en un circuito RC
- 1.6. Constante de tiempo RC
- 1.7. Constante de tiempo con fuente de corriente y capacitor (IC)

Unidad 2: Tecnología CMOS

- 2.1. Silicio en estructura cristalina de diamante
- 2.2. Niveles de energía
- 2.3. Materiales tipo N y P
- 2.4. Materiales en el proceso de fabricación CMOS
- 2.5. Pasos del proceso de fabricación de los transistores MOSFET canal N y canal P
- 2.6. Vista tridimensional, corte transversal, y vista superior de los transistores MOSFET canal N y canal P

Unidad 3: Dispositivos en tecnología CMOS

- 3.1. Diodo de unión PN
- 3.2. Capacitancia parásita en el diodo de unión
- 3.3. Funcionamiento cualitativo de los transistores MOSFET canal N y canal P
- 3.4. Modelos del MOSFET para cálculos manuales para las regiones de operación: corte, trío y saturación
- 3.5. Efecto de modulación de canal y su modelado
- 3.6. Importancia de la 4a terminal del MOSFET: polarización de sustrato
- 3.7. Capacitancia en la compuerta del MOSFET
- 3.8. Otras capacitancias parásitas en el MOSFET
- 3.9. Interconexiones de metal
- 3.10. Rigidez dieléctrica del óxido de compuerta

Unidad 4: El simulador SPICE

- 4.1. Sintaxis para la descripción de circuitos en SPICE
- 4.2. Fabricantes de Circuitos Integrados
- 4.3. Nodos tecnológicos o dimensión característica
- 4.4. Modelos de los transistores MOSFET canal N y canal P para su simulación en SPICE
- 4.5. Simulación de curvas del MOSFET

Unidad 5: Celdas básicas combinacionales

- 5.1. Circuito esquemático y operación del Inversor
- 5.2. Circuitos esquemáticos y operación de la NAND2, NAND3 y NAND4
- 5.3. Circuitos esquemáticos y operación de la NOR2, NOR3 y NOR4
- 5.4. Aplicación del teorema de De Morgan a los símbolos esquemáticos de las compuertas

Unidad 6: Características estáticas de las celdas digitales

- 6.1. Cálculo manual de la curva de transferencia de voltaje (CTV) del inversor
- 6.2. Márgenes de ruido del inversor
- 6.3. Simulación SPICE de la CTV mediante el barrido de DC
- 6.4. Efecto del redimensionamiento del ancho de los transistores del inversor en la forma de la CTV
- 6.5. CTV y márgenes de ruido de otras celdas básicas

Unidad 7: Características dinámicas de las celdas digitales

- 7.1. Cálculo manual de los tiempos de subida y bajada del inversor
- 7.2. Simulación SPICE de los tiempos de subida y bajada y de los tiempos de propagación del inversor
- 7.3. Tiempo de propagación, y de subida y de bajada de otras compuertas

Unidad 8: Compuertas combinacionales complejas

- 8.1. Compuerta XOR
- 8.2. Sumador completo
- 8.3. Redes PUN y PDN en las compuertas CMOS estáticas
- 8.4. AND-OR-Inversor y otras celdas complejas

Unidad 9: Circuitos combinacionales

- 9.1. Características de los circuitos combinacionales
- 9.2. Relación entre las tablas de verdad y una función Booleana
- 9.3. Realizaciones de una función Booleana en un circuito digital
- 9.4. Estrategia de suma de mintérminos
- 9.5. Estrategia de producto de maxtérminos
- 9.6. Conversión de esquemáticos a compuertas NAND y NOR

Unidad 10: Simulación de circuitos combinacionales

- 10.1. Simulación SPICE de un decodificador de BCD a 7 segmentos
- 10.2. Simulación SPICE de un sumador combinacional de 6 bits
- 10.3. Simulación SPICE de un circuito de complemento a 2 de 6 bits

Unidad 11: Celdas de memoria

- 11.1. Celda Latch-D
- 11.2. Celda FlipFlop-D
- 11.3. Diferencia entre el Latch y el FlipFlop
- 11.4. Tiempo de *set-up* y de *hold* en el FlipFlop
- 11.5. Simulación SPICE del tiempo de *set-up* y de *hold* en el FlipFlop

Unidad 12: Circuitos secuenciales

- 12.1. Diferencia entre los circuitos combinacionales y los circuitos secuenciales
- 12.2. Diferencia entre los circuitos secuenciales síncronos y asíncronos
- 12.3. Metaestabilidad al ingresar señales en externas continuas a un sistema de tiempo discreto
- 12.4. Sincronización de señales en tiempo continuo
- 12.5. Circuito detector de flanco de subida
- 12.6. Ruido en las salidas combinacionales y cómo evitar que se observe en las salidas del chip

Unidad 13: Simulación de circuitos secuenciales

- 13.1. Simulación SPICE de un contador de 6 bits

Unidad 14: Proyecto final

- 14.1. Simulación SPICE de un multiplicador secuencial de 6 bits

Modalidades de enseñanza aprendizaje

Cátedra

Modalidad de evaluación

Resolución de exámenes

Tareas

Proyectos

Competencias a desarrollar

Manejo de software matemático y simulador eléctrico para diseñar circuitos digitales

Campo de aplicación profesional

Diseño de Circuitos

3. BIBLIOGRAFÍA

Título	Autor	Editorial	Año de la edición más reciente
Circuitos microelectrónicos	Sedra y K.C. Smith	Oxford University Press	2008
Diseño digital: Principios y prácticas	John F. Wakerly	Pearson Educación	2001
Diseño de Sistemas Digitales: Un Enfoque Integrado	John P. Uyemura	International Thomson Editores	2000
Circuitos integrados digitales: una perspectiva de diseño	Jan M. Rabaey; Anantha Chandrakasan; Borivoje Nikolic	Pearson Educacion	2004
Wikipedia			
Internet			
Google			

FECHA DE LA ULTIMA MODIFICACIÓN:

NOMBRE DEL PROFESOR	FIRMA
Dr. Marco Antonio Gurrola Navarro 9 de noviembre de 2015	

 Vo. Bo. Jefe de Departamento