

UNIVERSIDAD DE GUADALAJARA

CENTRO UNIVERSITARIO DE LOS VALLES



PROGRAMA DE ESTUDIO

**Diseño Electrónico Asistido por
Computadora**

I.- DATOS GENERALES DEL PROGRAMA DE ESTUDIOS

1. – Nombre de la Asignatura:	Diseño Electrónico Asistido por Computadora		
2. – Clave de la asignatura:	H0600		
3. – División:	División de Estudios Científicos y Tecnológicos		
4. - Departamento:	Ciencias Computaciones e Ingenierías		
5. - Academia:	Electrónica y Mecánica		
6. – Programa Educativo al que está adscrita:	Ingeniería en Electrónica y Computación		
7. - Créditos:	6		
8. – Carga Horaria total:	64		
9. – Carga Horaria teórica:	32	10. – Carga Horaria Práctica:	32
11. – Hora / Semana:	3.2		
12. – Tipo de curso:	CL	13. – Prerrequisitos:	Ninguno

14. – Área de formación:	Básica Particular Obligatoria
--------------------------	-------------------------------

15. – Fecha de Elaboración:	Enero 2011
-----------------------------	------------

16. - Participantes:	César Calderón Mayorga
----------------------	------------------------

17. – Fecha de la última revisión y/o modificación:	Febrero 2012
---	--------------

18.- Participantes	Mtro. César Calderón Mayorga M.C. Ricardo Magallanes
--------------------	---

II.- PRESENTACIÓN

Naturaleza del curso y su vinculación con la profesión:

En este curso se busca que el alumno se familiarice con el diseño de circuitos electrónicos, desde su especificación hasta su realización, por lo que se inicia comiienza estudiando las principales herramientas y metodologías para la descripción del diseño. Se pasa por explicar algunos conceptos de simulación tanto digital como eléctrica, y se termina por presentar dos formas en que pueden acabar los diseños electrónicos: circuitos integrados y circuitos impresos.

III.- OBJETIVOS GENERALES

1. Propiciar en el estudiante en el desarrollo de habilidades que le permitan comprender las diferentes etapas del diseño, aplicado a circuitos electrónicos.
2. Que el alumno comprenda los conceptos de simulación para llevarlos a la práctica.
3. Que se familiarice con el diseño y simulación de circuitos a través de la utilización de lenguajes descriptivos de hardware y otras herramientas.

IV.- OBJETIVOS ESPECÍFICOS

1. Que el estudiante desarrolle habilidades para el diseño de circuitos.
2. Que sea capaz de desarrollar la simulación de diferentes circuitos.
3. Que pueda comprender los principios básicos de los lenguajes descriptivos de hardware.
4. Que pueda diseñar y simular circuitos a través de estos tipos de lenguajes.

V.- ÍNDICE DE UNIDADES

Unidades Programáticas	Carga Horaria
UNIDAD I: Metodología de diseño	6
UNIDAD II: Descripción del diseño	9
UNIDAD III: Introducción al lenguaje VHDL	9
UNIDAD IV: Elementos sintácticos del VHDL	10
UNIDAD V: Ejecución concurrente	9
UNIDAD VI: Subprogramas, paquetes y librerías	9
UNIDAD VII: VHDL para simulación	12

VI.- DESARROLLO DE LAS UNIDADES PROGRAMATICAS

Nombre de la Unidad: **Unidad 1. Metodología de diseño**

Contenido programático desarrollado:

- 1.1 Concepto de herramientas CAD-EDA, ECAD
- 1.2 Hardware Digital
- 1.3 El proceso de diseño
- 1.4 Diseño de hardware digital
- 1.5 Diseño Bottom-Up
- 1.6 Diseño Top-Down
 - 1.6.1 Ventajas del diseño Top-Down

Nombre de la Unidad: **Unidad 2. Descripción del diseño**

Contenido programático desarrollado:

- 2.1 Captura de esquemas
- 2.2 Generación de símbolos
- 2.3 Diseño modular
- 2.4 Diseño jerárquico
- 2.5 El Netlist
 - 2.5.1 El formato EDIF
 - 2.5.2 Otros formatos de Netlist
 - 2.5.3 Ejemplo de diferentes Netlist

Nombre de la Unidad: **Unidad 3. Introducción a lenguajes de descripción de hardware**

Contenido programático desarrollado:

- 3.1 Fundamentos de los lenguajes de descripción de sistemas digitales
- 3.2 Principales elementos de un lenguaje RTL
- 3.3 Lenguajes de descripción de sistemas digitales
- 3.4 El lenguaje VHDL
 - 3.4.1 Conceptos generales de VHDL
 - 3.4.2 Elementos Básicos de la descripción de un sistema digital con VHDL
 - 3.4.3 Descripción de los sistemas Digitales en VHDL
 - 3.4.5 Simulación de la descripción de de circuitos y sistemas digitales
- 3.5 Verilog

Nombre de la Unidad: **Unidad 4. Elementos sintácticos del VHDL**

Contenido programático desarrollado:

- 4.1 Operadores y expresiones
- 4.2 Tipos de datos
 - 4.2.1 Tipos escalares.
 - 4.2.2 Tipos compuestos
 - 4.2.3 Subtipos de datos
- 4.3 Atributos
- 4.4 Declaración de constantes, variables y señales
- 4.5 Declaración de entidad y arquitectura

Nombre de la Unidad: Unidad 5: **Ejecución concurrente**

Contenido Programático Desarrollado:

- 5.1 Ejecución concurrente y ejecución serie
- 5.2 Descripción comportamental RTL
- 5.3 Estructuras de la ejecución concurrente RTL

Nombre de la Unidad: Unidad 6: **Subprogramas, paquetes y librerías**

Contenido Programático Desarrollado:

- 6 Descripción serie comportamental abstracta
 - 6.1 Diferencias entre variable y señal
 - 6.2 Estructuras de la ejecución serie
 - 6.3 Subprogramas
 - 6.3.1 Declaración de procedimientos y funciones
 - 6.3.2 Llamadas a subprogramas
 - 6.3.3 Sobrecarga de operadores
 - 6.4 Librerías, paquetes y unidades

Nombre de la Unidad: Unidad 7: **VHDL para simulación**

Contenido Programático Desarrollado:

- Descripción serie comportamental abstracta
 - 7.1 Asignación con retrasos
 - 7.1.1 Sintaxis completa de la asignación
 - 7.1.2 Especificación de retrasos.
 - 7.1.3 Retrasos inerciales y transportados.
 - 7.1.4 Simulación guiada por eventos.
 - 7.1.5 Avance de tiempo por incremento fijo.
 - 7.2 Niveles lógicos para la simulación.
 - 7.3 Notificación de sucesos.
 - 7.4 Procesos pasivos.
 - 7.5 Bancos de pruebas.
 - 7.5.1 Método tabular
 - 7.5.2 Uso de ficheros con vectores de pruebas.
 - 7.5.3 Metodología algorítmica.

VII. – EVIDENCIAS PARA LA EVALUACIÓN DE APRENDIZAJES POR UNIDAD:

Exámenes (2 exámenes parciales), tareas y resolución de ejercicios individuales.

VIII.- BIBLIOGRAFÍA BÁSICA Y COMPLEMENTARIA

Nombre del autor	Titulo de la obra	Editorial	Año y Edición
Vahid, Frank	Digital Design with RTL, VHDL, and Verilog	Wiley	2011, 2a. edición.
Short, Kenneth L.	VHDL for Engineers	Pearson/Prentice Hall	2009, 1ª. Edición.
Pardo, Fernando	VHDL Lenguaje para síntesis y modelado de circuitos.	Ra-ma	1999, 1ra edición.

IX.- DIRECCIONES WEB RELACIONADAS CON EL CURSO

http://www.vhdl.org/
http://www.altera.com/support/examples/vhdl/vhdl.html
http://www.cs.ucr.edu/~vahid/dd/
ftp://ftp.runnet.ru/BOOKS/IEEE%20Std%201076-2002.pdf

X.- EVALUACIÓN

DEL TRABAJO REALIZADO POR EL ESTUDIANTE

Conocimientos: A través de exámenes, en las actividades realizadas.
 Habilidades, destrezas: Interpretación de los resultados de los problemas que resuelva.
 Actitud: Participación en clase, puntualidad en la entrega de trabajos.
 Valores: Puntualidad, colaboración de trabajo en equipo.
 Asesorías: Solicitar las asesorías presenciales, así como también en línea.

XI.- ACREDITACION DEL CURSO

Requisitos

Administrativo: Contar con un número de asistencias del 80% para acreditar en periodo ordinario o en extraordinario (Reglamento General de Promoción y Evaluación de Alumnos de la Universidad de Guadalajara)

Académicos: Evidencias de aprendizaje

XII. CALIFICACIÓN DEL CURSO

<i>Evidencias de Aprendizaje</i>	%
Exámenes:	30 %
	30 %
Actividades individuales y en equipo	
Proyecto	30%
Autoevaluación:	5%
Asesorías: (asistir a las asesorías presenciales o en línea)	5%

XIII.- CALIFICACIÓN EN PERIODO EXTRAORDINARIO

Examen sobre el contenido total del programa del curso, en correspondencia con lo señalado en el Reglamento General de Evaluación y Promoción de Alumnos de la Universidad de Guadalajara. (Capítulo V).